

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-246566

(43)Date of publication of application : 30.08.2002

(51)Int.Cl.

H01L 27/105
G11C 11/14
G11C 11/15
H01F 10/16
H01L 43/08

(21)Application number : 2001-036449

(71)Applicant : SONY CORP

(22)Date of filing : 14.02.2001

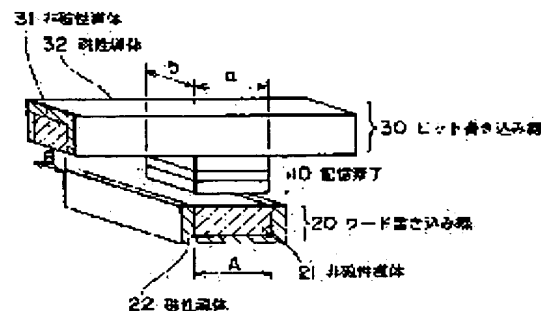
(72)Inventor : KANO HIROSHI
IGARASHI MINORU
BESSHO KAZUHIRO
YAMADA NAOMI
MIZUGUCHI TETSUYA
NARISAWA KOSUKE
ENDO KEITARO
KUBO SHINYA
HAYASHI KAZUHIKO

(54) STORAGE MEMORY DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a magnetic memory device which enables the recording of information with a write current smaller than before, without lessening the coercive force of a storage element.

SOLUTION: The magnetic memory device is equipped with a magnetoresistive effect type of storage element 10 and write lines 20 and 30 arranged close to the storage element 10, and is so constituted so to invert the direction of the magnetization of the storage element 10 by the current magnetic field generated by the write lines 20 and 30. The write lines 20 and 30 are of composite structure consisting of nonmagnetic conductors 21 and 31 and magnetic conductors 22 and 32 having high permeability.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-246566

(P2002-246566A)

(43)公開日 平成14年8月30日 (2002.8.30)

(51)Int.Cl.⁷

識別記号

F I

テームコード*(参考)

H 0 1 L 27/105

G 1 1 C 11/14

Z 5 E 0 4 9

G 1 1 C 11/14

A 5 F 0 8 3

11/15

11/15

H 0 1 F 10/16

H 0 1 F 10/16

H 0 1 L 43/08

Z

審査請求 未請求 請求項の数 6 O L (全 7 頁) 最終頁に続く

(21)出願番号

特願2001-36449(P2001-36449)

(22)出願日

平成13年2月14日 (2001.2.14)

(71)出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72)発明者 鹿野 博司

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72)発明者 五十嵐 実

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74)代理人 100086298

弁理士 船橋 國則

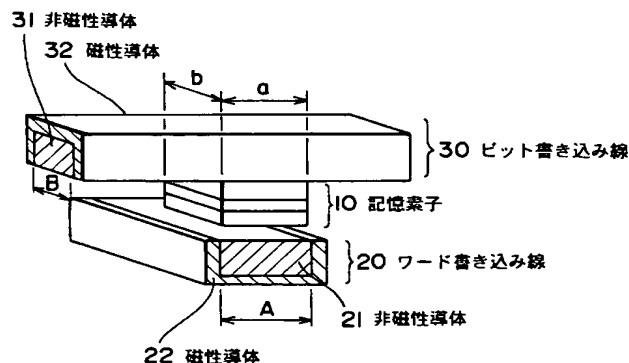
最終頁に続く

(54)【発明の名称】 磁気メモリ装置

(57)【要約】

【課題】 記憶素子の保磁力を小さくしなくても、従来よりも小さな書き込み電流での情報記録が可能となる磁気メモリ装置を提供する。

【解決手段】 磁気抵抗効果型の記憶素子10と、その記憶素子10に近接して配された書き込み線20、30とを備え、書き込み線20、30が発生する電流磁界により記憶素子10の磁化方向を反転させるように構成された磁気メモリ装置において、書き込み線20、30を、非磁性導体21、31と、高透磁率を持つ磁性導体22、32とからなる複合構造とする。



【特許請求の範囲】

【請求項1】 磁気抵抗効果型の記憶素子と、当該記憶素子に近接して配された書き込み線とを備え、前記書き込み線が発生する電流磁界により前記記憶素子の磁化方向を反転させるように構成された磁気メモリ装置において、
前記書き込み線は、非磁性導体と高透磁率を持つ磁性導体とからなる複合構造を有していることを特徴とする磁気メモリ装置。

【請求項2】 前記書き込み線を構成する非磁性導体は、前記記憶素子に面して配されていることを特徴とする請求項1記載の磁気メモリ装置。

【請求項3】 前記書き込み線を構成する磁性導体は、当該書き込み線の断面が略形状に形成されている場合に、前記記憶素子側の面を除く三面を覆うように配されていることを特徴とする請求項2記載の磁気メモリ装置。

【請求項4】 前記記憶素子に面して配された非磁性導体の断面幅が前記記憶素子の素子幅以上の大きさに形成されていることを特徴とする請求項3記載の磁気メモリ装置。

【請求項5】 前記書き込み線を構成する磁性導体は、当該書き込み線の断面が略形状に形成されている場合に、前記記憶素子側の面に対向する面のみを覆うように配されていることを特徴とする請求項2記載の磁気メモリ装置。

【請求項6】 前記書き込み線を構成する磁性導体は、ニッケル、鉄、コバルト、またはこれらの合金からなるものであることを特徴とする請求項1～5のいずれか1項に記載の磁気メモリ装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】本発明は、情報を記憶するためのメモリデバイスとして用いられる磁気メモリ装置に関する。

【0002】

【従来の技術】近年、情報通信機器、特に携帯端末装置等の個人用小型機器の飛躍的な普及に伴い、これを構成するメモリやロジックといったデバイスには、高集積化、高速化、低電力化等、より一層の高性能化が要請されている。特に、不揮発性メモリの高密度・大容量化は、可動部分（例えばヘッドシーク機構やディスク回転機構）の存在により本質的に小型化が困難なハードディスク装置や光ディスク装置を置き換える技術として、益々重要になりつつある。

【0003】不揮発性メモリとしては、半導体を用いたフラッシュメモリや、強誘電体を用いたFeRAM (Ferroelectric Random Access Memory) 等が広く知られている。ところが、フラッシュメモリは、情報の書き込み速度が μ 秒のオーダーであり、DRAM (Dynamic Ra

ndom Access Memory) やSRAM (Static Random Access Memory) 等の揮発性メモリに比べて遅いという欠点がある。一方、FeRAMにおいては、書き換え可能回数が少ないという問題が指摘されている。

【0004】これらの欠点を有さない不揮発性メモリとして注目されているのが、MRAM (Magnetic Random Access Memory) と呼ばれる磁気メモリ装置である（例えば、Wang et al., IEEE Trans. Magn. 33(1997), 4498参照）。MRAMは、巨大磁気抵抗効果 (Giant Magnetoresistive; GMR) 型またはトンネル磁気抵抗効果 (Tunnel Magnetoresistive; TMR) 型の記憶素子を用いて情報記憶を行うもので、特に近年のTMR材料の特性向上により注目を集めるようになってきている。

【0005】詳しくは、MRAMでは、マトリクス状に配列された磁気抵抗効果型の記憶素子を有するとともに、その素子群のうちの特定素子に情報を記録するために素子群を縦横に横切るワード書き込み線とビット書き込み線とを有しており、その交差領域に位置する素子のみにアステロイド特性を利用して選択的に情報の書き込みを行うように構成されている（例えば、特開平10-116490公報参照）。このような構成のMRAMは、構造が単純であるため高集積化が容易であり、また磁気抵抗効果型記憶素子における磁気モーメントの回転により情報記憶を行うために書き換え可能回数が大である。さらには、アクセス時間についても非常に高速であることが予想され、既にナノ秒で動作可能であることが確認されている。

【0006】

【発明が解決しようとする課題】しかしながら、MRAMにおいては、記憶素子に情報を記憶させる際の書き込み電流の大きさが問題となる。すなわち、記憶素子に情報を記憶させる際には、ワード書き込み線およびビット書き込み線が発生する電流磁界により記憶素子の磁化方向を反転させるが、そのときに大きな書き込み電流が必要であると、微細化（高密度化）や低消費電力化等の妨げとなってしまう可能性がある。

【0007】具体的には、従来のMRAMは、ワード書き込み線およびビット書き込み線がCu（銅）やAl（アルミニウム）等といった半導体で通常使用される薄膜状の非磁性導体のみから形成されるが、例えばそれらの線幅が $0.25\mu\text{m}$ である場合に、保磁力が 200e の記憶素子に書き込みを行おうとすると、約 2mA といった大きな電流を書き込み線に流す必要がある。さらには、例えば書き込み線の断面形状が略方形である場合に、その厚さが線幅と略同じであると、その際の電流密度は $3.2 \times 10^6 \text{ A/cm}^2$ となり、エレクトロン・マイグレーションによる断線限界値に近くなってしまう。

【0008】このような現状に対しては、例えば記憶素子の保磁力を小さくすることによって、書き込み電流を減少させることも考えられる。ところが、記憶素子の保

磁力を小さくすると、外部からの磁気的な擾乱によって記憶素子での磁化方向が反転してしまい、メモリデバイスとしての信頼性低下を招いてしまうおそれがある。

【0009】そこで、本発明は、記憶素子の保磁力を小さくしなくても、従来よりも小さな書き込み電流での情報記憶が可能となる磁気メモリ装置を提供することを目的とする。

【0010】

【課題を解決するための手段】本発明は、上記目的を達成するために案出されたもので、磁気抵抗効果型の記憶素子と、この記憶素子に近接して配された書き込み線とを備え、前記書き込み線が発生する電流磁界により前記記憶素子の磁化方向を反転させるように構成された磁気メモリ装置において、前記書き込み線が、非磁性導体と高透磁率を持つ磁性導体とからなる複合構造を有していることを特徴とするものである。

【0011】上記構成の磁気メモリ装置によれば、書き込み線の複合構造のうちの磁性導体の部分では磁束が透過するので、書き込み線に電流を与えると、その周囲に均一に分布した状態で磁力線が発生するのではなく、磁性導体ではない非磁性導体の部分に集中して磁力線が発生する。したがって、集中した磁力線により記憶素子の磁化方向を反転させるようにすれば、磁力線が均一に分布する場合よりも小さな電流で磁化方向の反転を行い得るようになる。

【0012】

【発明の実施の形態】以下、図面に基づき本発明に係る磁気メモリ装置について説明する。

【0013】〔磁気メモリ装置の概要〕先ず、はじめに、本発明に係る磁気メモリ装置全体の概略構成について説明する。図1は、MRAMと呼ばれる磁気メモリ装置の基本的な構成例を示す模式図である。MRAMは、マトリクス状に配された複数の磁気抵抗効果型の記憶素子10を備えている。さらに、これらの記憶素子10が配された行および列のそれぞれに対応するように、相互に交差するワード書き込み線20およびビット書き込み線30が、各記憶素子10群を縦横に横切るように設けられている。そして、各記憶素子10は、ワード書き込み線20とビット書き込み線30とに上下から挟まれた状態で、かつ、これらの交差領域に位置するように、それぞれが配置されている。

【0014】図2は、MRAMの概略構成をさらに詳細に示す模式図である。MRAMでは、ワード書き込み線20およびビット書き込み線30（以下、これらを総称して単に「書き込み線」という）が記憶素子10群を縦横に横切るように配されているが、これら書き込み線20、30の交差領域には、記憶素子10に加えて、各記憶素子10に個別に接続する電界効果トランジスタ40が設けられている。そして、各列の電界効果トランジスタ40に対応して、センスライン51とこれに接続する

センスアンプ52とが設けられており、これらによって記憶素子10に記憶された情報を検出するようになってい

【0015】続いて、このような構成のMRAMにおける各記憶素子部分の構成について説明する。図3は、単一の記憶素子部分の断面構成の一例を示す模式図である。それぞれの記憶素子部分では、半導体基板41上に、ゲート領域42、ソース領域43およびドレイン領域44からなる電界効果トランジスタ40が配設され、さらにその上方に、ワード書き込み線20、記憶素子10およびビット書き込み線30が順に配設されている。このことから明らかなように、記憶素子10は、ワード書き込み線20とビット書き込み線30との交差点において、これらの書き込み線20、30に上下から挟まれるように配されている。

【0016】ここで、記憶素子10自体の構成について説明する。MRAMでは、記憶素子10として、GMR材料を利用するものと、TMR材料を利用するものがあるが、ここではTMRタイプのものを例に挙げて説明する。

【0017】図4は、TMRタイプの記憶素子として使用される磁気抵抗効果膜の断面構成の一例を示す模式図である。TMRタイプの記憶素子10では、例えばNi（ニッケル）、Fe（鉄）若しくはCo（コバルト）、またはこれらの合金といった磁性体からなり、磁化方向が比較的容易に回転する情報記憶層11を有しており、書き込み線20、30が発生する電流磁界によって、その情報記憶層11の磁化方向を変化させることで、情報の書き込み（記録）を行うようになっている。

【0018】情報記憶層11の下方には、例えばAl（アルミニウム）、Mg（マグネシウム）、Si（シリコン）等の酸化層または窒化層等からなる絶縁体によるトンネルバリア層12を有しており、情報記憶層11と後述する磁化固定層13との磁気的結合を切るとともに、トンネル電流を流すための役割を担っている。

【0019】トンネルバリア層12の下方には、磁化固定層13を有している。磁化固定層13は、第一の磁化固定層13aと第二の磁化固定層13bとの二つの磁性層からなる。そして、二つの磁性層13a、13bの間には、これらの磁性層13a、13bが反強磁性的に結合するような導体層14が配置されている。この導体層14の材料としては、例えばRu（ルテニウム）、Cu（銅）、Cr（クロム）、Au（金）、Ag（銀）等が使用できる。

【0020】また、第二の磁化固定層13bは、その下方側が反強磁性体15と接するように設けられており、これらの層間に働く交換相互作用によって、第二の磁化固定層13bが強い一方向の磁気異方性を持つことになる。反強磁性体15の材料としては、例えばFe、Ni、Pt（白金）、Ir（イリジウム）、Rh（ロジウ

ム)等のMn(マンガン)合金、CoやNi酸化物等が使用できる。

【0021】反強磁性体15の下方には、例えばCoおよびSiからなる二重下地層16を有している。

【0022】このように構成されたTMRタイプの記憶素子10では、磁気抵抗効果によるトンネル電流変化を検出して情報を読み出すことになる。ただし、その効果は、情報記憶層11と磁化固定層13との相対磁化方向に依存することになる。

【0023】なお、上述した各層(磁性膜および導体膜)11、13~16は、主に公知のスパッタリング法により形成し、またトンネルバリア層12は、スパッタリングで形成された金属膜を酸化または窒化させることにより形成すればよい。

【0024】以上のようなTMRタイプの記憶素子10を備えたMRAMでは、その記憶素子がワード書き込み線20およびビット書き込み線30の交差領域に配置されているので、これらの二本の書き込み線20、30を使用することにより、アステロイド磁化反転特性を利用して、選択的に個々の記憶素子10に情報を書き込むようになっている。

【0025】このとき、単一の記憶素子10における合成磁化は、それに印加された容易軸方向の磁界 H_{EA} と困難軸方向の磁界 H_{HA} とのベクトル合成によって決まる。ビット書き込み線30を流れる書き込み電流は、記憶素子10に容易軸方向の磁界 H_{EA} を印加し、ワード書き込み線20を流れる電流は、記憶素子10に困難軸方向の磁界 H_{HA} を印加する。

【0026】図5は、MRAMにおける記憶素子の磁界応答の一例を示すアステロイド図である。図中のアステロイド曲線は、印加された磁界 H_{EA} および磁界 H_{HA} による情報記憶層11の磁化方向の反転しきい値を示している。すなわち、アステロイド曲線の外部に相当する合成磁界ベクトルが発生すると、記憶素子10に磁界反転が生じる。ただし、アステロイド内部の合成磁界ベクトルは、その電流双安定状態の一方から記憶素子10の磁界を反転させることはない。また、電流を流しているワード書き込み線20およびビット書き込み線30の交差点以外に位置する記憶素子10に対しても、それぞれの書き込み線20、30が単独で発生する磁界が印加され、その磁界の大きさが一方反転磁界 H_x 以上の場合には交差領域以外の記憶素子10の磁化方向も反転してしまうため、このことから合成磁界がアステロイド曲線の外部(図中のシャドウ部分)に相当する場合にのみ、選択された記憶素子10への情報書き込みが可能となる。

【0027】〔第1の実施の形態〕次に、本発明の第1の実施の形態におけるMRAM(磁気メモリ装置)の特徴点について説明する。図6は、本発明に係る磁気メモリ装置の一例の特徴的な要部の構成を示す模式図である。

【0028】一般に、従来のMRAMは、ワード書き込み線およびビット書き込み線がCuやAl等といった非磁性導体のみから形成されている。

【0029】これに対して、本実施形態で説明するMRAMは、図6に示すように、記憶素子10を上下から挟む各書き込み線20、30が、いずれも、Cu、Alまたはこれらの合金等の導電性物質からなる非磁性導体21、31と、高透磁率を持つ磁性導体22、32と、からなる複合構造を有している。

【0030】磁性導体22、32の材料としては、例えばNi、Fe、Coまたはこれらを主成分とする合金を用いればよい。具体的には、パーマロイと呼ばれるNi-Fe合金(鉄ニッケル合金)を用いることが考えられる。

【0031】また、各書き込み線20、30は、いずれもその断面が略方形に形成されている。そして、記憶素子10側の面を除く三面が略コ字状の磁性導体22、32に被覆されており、記憶素子10側の面のみに非磁性導体21、31が露出している。したがって、各書き込み線20、30同士では、非磁性導体21、31の露出面が向き合っており、また磁性導体22、32の部分が互いに対称となるように配されている。さらに、各書き込み線20、30において、非磁性導体21、31の記憶素子10側に露出する部分の断面幅(図中A、B参照)は、記憶素子10の素子幅(図中a、b参照)以上の大きさに形成されている。

【0032】以上のような各書き込み線20、30は、次に述べるようにして形成すればよい。記憶素子10の上方に位置するビット書き込み線30については、例えば、従来と同様に非磁性導体31の部分形成した後、メッキ法等により磁性導体32の部分を成膜することによって形成することが考えられる。一方、記憶素子10の下方に位置するワード書き込み線20については、例えば、成膜プロセス中にトレンチ(溝掘り)を形成した後、メッキ法等によりそのトレンチの底部および側面部に磁性導体22を成膜し、さらにそのトレンチを非磁性導体21で埋めることによって形成することが考えられる。

【0033】このような構成の書き込み線20、30を用いることで、本実施形態におけるMRAMでは、複合構造のうちの磁性導体22、32の部分で磁束が透過するので、従来書き込み線の周囲に分布していた磁力線が高透磁率を持つ磁性導体22、32によって収束され、非磁性導体21、31が露出している部分、すなわち記憶素子10の部分に集中して発生するようになる。

【0034】図7は、書き込み線一本分における発生磁力線のシミュレーション結果の具体例を示す説明図である。図7(a)に示すように、略方形の周囲三方を磁性導体22、32で被覆した場合には、書き込み電流を与えても、その周囲に均一に分布した状態で磁力線が発

生するのではなく、その磁性導体 22, 32 での磁束透過によって、非磁性導体 21, 31 の部分に集中して磁力線が発生することがわかる。具体的には、数値シミュレーションによると、書き込み線 20, 30 の幅と厚さがそれぞれ $0.25\mu\text{m}$ である場合、 1mA の電流を流すと、非磁性導体 21, 31 に面する記憶素子 10 の中央部分に発生する磁界の大きさは約 150e となる。

【0035】これに対して、図 7 (b) に示すように、非磁性導体のみで書き込み線を構成した場合には、その周囲に磁力線が均一に分布してしまうので、 $0.25\mu\text{m}$ の幅および厚さの書き込み線に 1mA の電流を流しても、記憶素子 10 の中央部分では、約 50e 程度の大きさの磁界しか得られない。

【0036】したがって、本実施形態で説明した複合構造の書き込み線 20, 30 を用いれば、従来（磁力線が均一に分布する場合）よりも効率良く書き込み磁界を発生させることができるので、結果として従来よりも小さな電流で記憶素子 10 の磁化方向を反転させ得るようになる。

【0037】このような効果を効率的に得るためには、書き込み線 20, 30 に被覆する磁性導体 22, 32 の透磁率を、概ね 10 以上とすることが望ましい。また、磁性導体 22, 32 の被覆厚さは、 $0.01\mu\text{m}$ 以上とすれば発生磁界増加の効果が得られることが確認されている。

【0038】また、略方形の周囲三方を磁性導体 22, 32 で被覆した場合には、略コ字状の磁性導体 22, 32 の両先端部よりも内側部分（非磁性導体 21, 31 の部分）に多くの磁力線が集中する。そのため、非磁性導体 21, 31 の断面幅 A, B を記憶素子 10 の素子幅 a, b 以上の大きさに形成すれば、磁性導体 22, 32 の両先端部の間隔よりも記憶素子 10 の情報記憶層 11 の幅が短くなり、その両先端部に挟まれる形で情報記憶層 11 が配置されることになるので、集中して発生した磁力線を効率よく情報記憶層 11 に印加することができる。

【0039】〔第 2 の実施の形態〕次に、本発明の第 2 の実施の形態における MRAM（磁気メモリ装置）の特徴点について説明する。図 8 は、本発明に係る磁気メモリ装置の他の例の特徴的な要部の構成を示す模式図である。

【0040】本実施形態で説明する MRAM においても、第 1 の実施の形態の場合と同様に、各書き込み線 20, 30 が非磁性導体 21, 31 と磁性導体 22, 32 とからなる複合構造を有している。また、各書き込み線 20, 30 は、いずれもその断面が略方形に形成されている。

【0041】ただし、本実施形態の MRAM では、図 8 に示すように、第 1 の実施の形態の場合とは異なり、各書き込み線 20, 30 の記憶素子 10 側の面に対向する

面のみが、磁性導体 22, 32 に被覆されている。したがって、記憶素子 10 側の面およびこれに連なる両側面は、いずれも非磁性導体 21, 31 が露出している。

【0042】以上のような各書き込み線 20, 30 は、次に述べるようにして形成すればよい。記憶素子 10 の上方に位置するビット書き込み線 30 については、例えば、Cu, Al またはこれらの合金からなる非磁性導体 31 をスパッタ装置または CVD（Chemical Vapor Deposition）装置により成膜し、次いでスパッタ装置によりパーマロイからなる磁性導体 32 を成膜し、その後イオンミリングまたは反応性イオンエッチングにより所望のパターンとすることによって形成することが考えられる。一方、記憶素子 10 の下方に位置するワード書き込み線 20 については、例えばビット書き込み線 30 とは逆に、磁性導体 22、非磁性導体 21 の順で形成することが考えられる。ただし、非磁性導体 21, 31 および磁性導体 22, 32 の成膜は、上述以外の方法、例えばメッキ法を適用しても構わない。

【0043】このような構成の書き込み線 20, 30 を用いることで、本実施形態の MRAM においても、第 1 の実施の形態の場合と同様に、複合構造のうちの磁性導体 22, 32 の部分で磁束が透過するので、従来書き込み線の周囲に分布していた磁力線が高透磁率を持つ磁性導体 22, 32 によって収束され、非磁性導体 21, 31 が露出している部分に集中して発生するようになる。したがって、本実施形態で説明した複合構造の書き込み線 20, 30 を用いれば、従来（磁力線が均一に分布する場合）よりも効率良く書き込み磁界を発生させることができるので、結果として従来よりも小さな電流で記憶素子 10 の磁化方向を反転させ得るようになる。

【0044】また、本実施形態の MRAM においては、磁性導体 22, 32 が記憶素子 10 に対向する面のみ、すなわち一面のみを被覆しているため、第 1 の実施の形態の場合に比べると、磁力線が集中する度合いは低いが、書き込み線 20, 30 の両側面の被覆が不要であるため、製造上の容易性に優れる。つまり、従来の MRAM の製造工程に、磁性導体 22, 32 の成膜ステップを二回追加するだけで、従来よりも書き込み電流の低減が図れ、非常に実現が容易なものとなる。

【0045】なお、上述した第 1 および第 2 の実施の形態では、ワード書き込み線 20 およびビット書き込み線 30 の双方が、非磁性導体 21, 31 と磁性導体 22, 32 とからなる複合構造を有している場合を例に挙げて説明したが、本発明はこれに限定されるものではない。すなわち、少なくとも一方が複合構造を有していればよく、その場合であっても書き込み電流の低減が可能である。

【0046】また、第 1 および第 2 の実施の形態では、書き込み線 20, 30 の周囲三方を磁性導体 22, 32 で被覆した場合および書き込み線 20, 30 の記憶素子

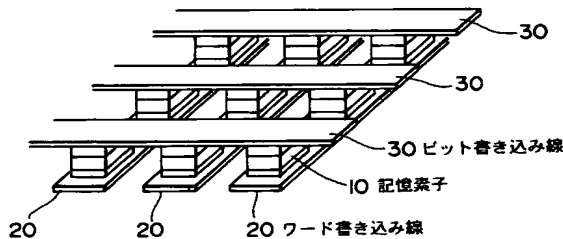
10 との対向面のみを磁性導体 22、32 で被覆した場合をそれぞれ例に挙げて説明したが、本発明はこれに限定されるものではない。例えば、略形状の書き込み線の両側面のみを磁性導体 22、32 で被覆した場合であっても、その磁性導体 22、32 を磁束が透過し、非磁性導体 21、31 の部分に集中して磁力線が発生するので、書き込み電流の低減が図れるようになる。

【0047】さらに、第1および第2の実施の形態では、記憶素子 10 が TMR 材料を利用するものである場合について説明したが、GMR 材料を利用したものの場合にも全く同様に適用できるのは勿論である。

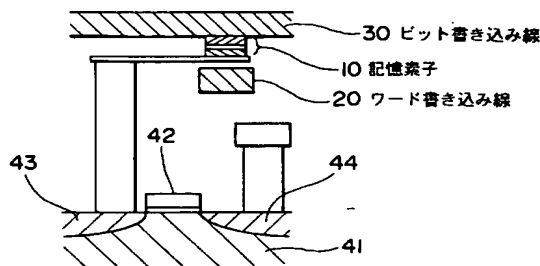
【0048】

【発明の効果】以上に説明したように、本発明の磁気メモリ装置は、書き込み線を非磁性導体と磁性導体とからなる複合構成とすることによって、書き込み線に電流を与えた場合に非磁性導体の部分に集中して磁力線が発生するようになるので、従来よりも小さい書き込み電流で記憶素子への情報書き込みが可能となる。したがって、記憶素子の保磁力を小さくすることなく、書き込み電流の低減が図れるので、結果として書き込み線駆動回路の縮小等による磁気メモリ装置の微細化（高密度化）、磁気メモリ装置の低消費電力化、書き込み線のエレクトロン・マイグレーション破断の低減による信頼性向上等の実現が容易となる。

【図 1】



【図 3】



【図面の簡単な説明】

【図 1】 磁気メモリ装置の基本的な構成例を示す模式図である。

【図 2】 磁気メモリ装置の概略構成の一例を詳細に示す模式図である。

【図 3】 磁気メモリ装置を構成する単一の記憶素子部分の断面構成の一例を示す模式図である。

【図 4】 トンネル磁気抵抗効果型の記憶素子として使用される磁気抵抗効果膜の断面構成の一例を示す模式図である。

【図 5】 磁気メモリ装置における記憶素子の磁界応答の一例を示すアステロイド図である。

【図 6】 本発明に係る磁気メモリ装置の一例の特徴的な要部の構成を示す模式図である。

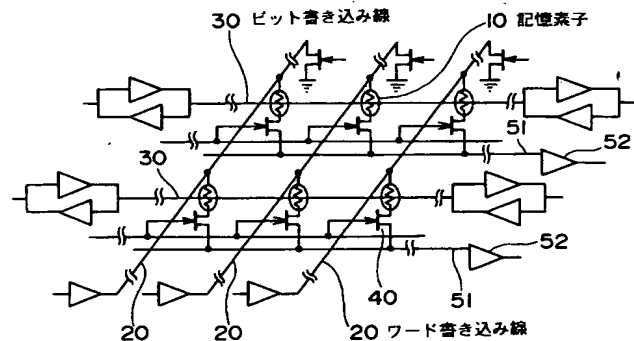
【図 7】 書き込み線一本分における発生磁力線のシミュレーション結果の具体例を示す説明図であり、(a) は本発明に係るシミュレーション結果を示す図、(b) は従来のシミュレーション結果を示す図である。

【図 8】 本発明に係る磁気メモリ装置の他の例の特徴的な要部の構成を示す模式図である。

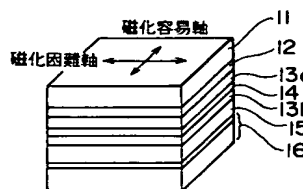
【符号の説明】

10…記憶素子、20…ワード書き込み線、21…非磁性導体、22…磁性導体、30…ビット書き込み線、31…非磁性導体、32…磁性導体

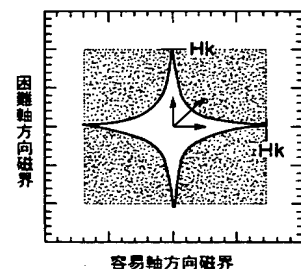
【図 2】



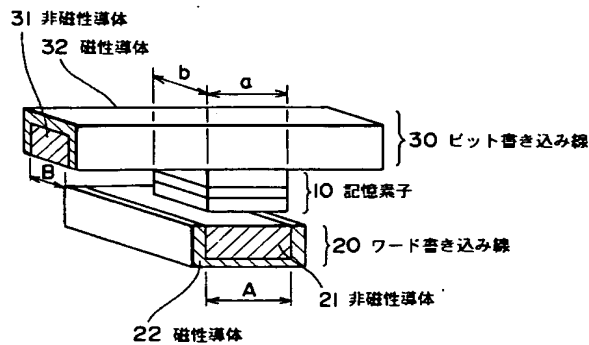
【図 4】



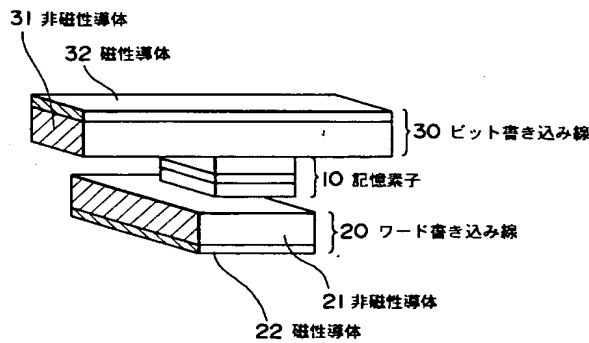
【図 5】



【図 6】

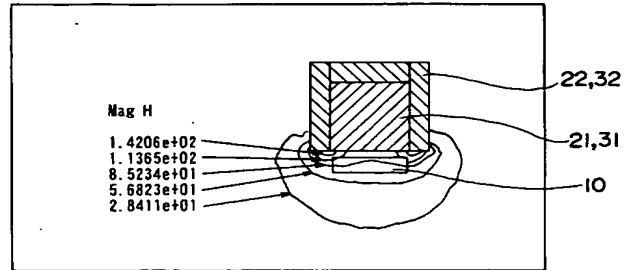


【図 8】

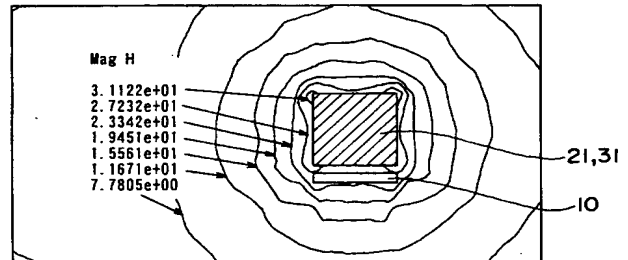


【図 7】

(a)



(b)



フロントページの続き

(51)Int.Cl.⁷ 識別記号
H01L 43/08

F I テーマコード* (参考)
H01L 27/10 447

(72)発明者 別所 和宏
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内
(72)発明者 山田 直美
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内
(72)発明者 水口 徹也
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内
(72)発明者 成沢 浩亮
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内

(72)発明者 遠藤 敬太郎
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内
(72)発明者 窪 真也
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内
(72)発明者 林 和彦
東京都品川区北品川 6 丁目 7 番 35 号 ソニ
ー株式会社内
F ターム (参考) 5E049 AA04 BA12 LC01
5F083 FZ10 GA05 GA09 JA32 JA36
JA37 JA38 JA39 KA01 KA05
LA12 LA16